

### Motivation

どんな問題に取り組むのか？

高速・高解像の半導体の3次元(3D)ナノデバイス作製技術の実現を目指します。レジスト(感光剤)材料について確立済みの、3Dナノ加工技術を発展させ、半導体に適用できる技術を新たに実現しました。ナノメカニクスなど種々のナノテクノロジー分野で、半導体を含むハードマテリアルによる3Dナノデバイス作製への応用が期待できます。

### Originality

得られた結果はどう新しいのか？

Si基板上に形成した微小なSiブロックの側面上への電子線(EB)描画(図1)および、ブロックの真横からの(基板表面に平行な)ドライエッチング(図2)を実現しました。更に、これらを融合させることで半導体の3次元ナノ加工技術が実現できました。そのデモンストレーションとして、NTTロゴの立体構造を作製しました(図3)。

### Impact

この研究が成功した場合のインパクトは？

半導体を含むハードマテリアルを用いて、高解像の3Dナノ構造を自由に作製する技術を確立することで、高機能のナノ・ロボットやナノメカニカルデバイス(NEMS)をはじめ、ナノテクノロジーの新たな分野を開拓していくことができます。

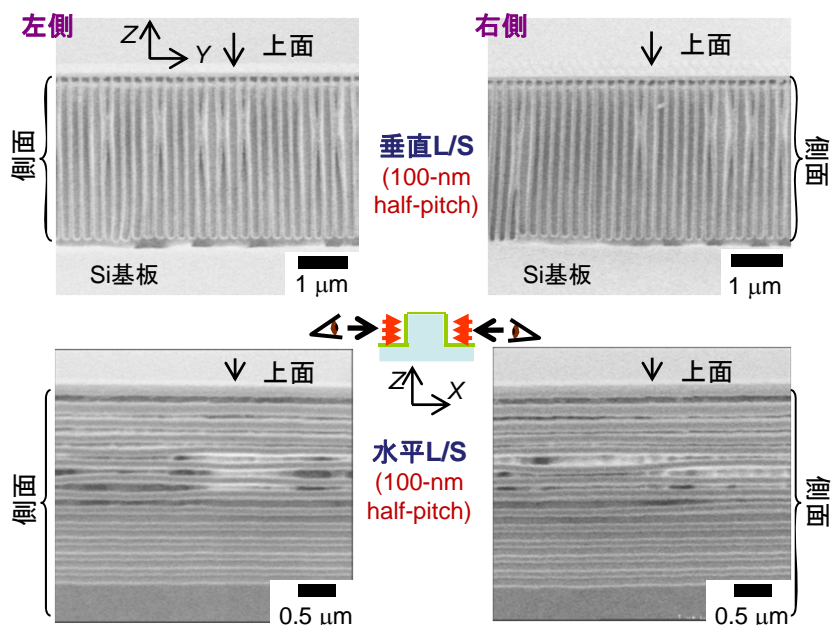


図1. Si基板上に形成した $\mu\text{m}$ レベルのSiブロック側面に塗布したレジスト上へのEB描画パターンの写真

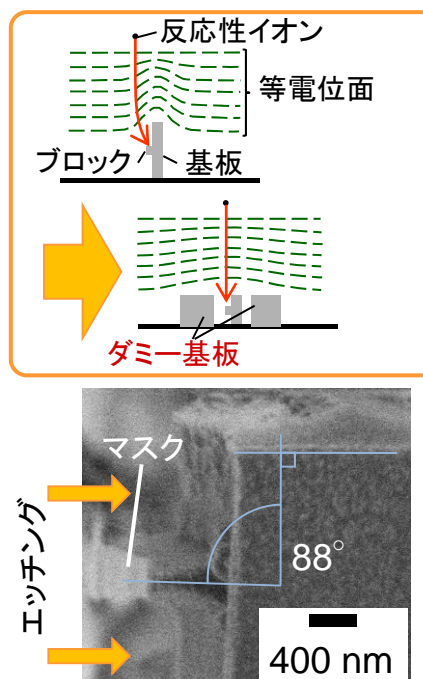


図2. 真横からのドライエッチングの方法(上)および結果の断面写真(下)

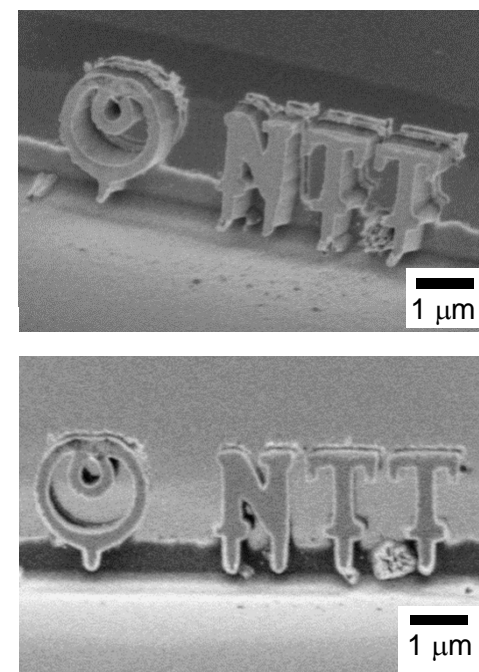


図3. Si製NTTロゴの立体構造の鳥瞰写真(上)と正面写真(下)